

Proseminar Rechnerarchitektur

ARM-Befehlsreferenz

Wintersemester 2021/22

24. November 2021

Arithmetische und logische Operationen

Befehl	Formel	Beschreibung
ADD	$y = a + b$	Addition
ADC	$y = a + b + c$	Addition mit Übertrag
SUB	$y = a - b$	Subtraktion
SBC	$y = a - b + c - 1$	Subtraktion mit Übertrag
RSB	$y = b - a$	<i>reverse subtract</i>
RSC	$y = b - a + c - 1$	<i>reverse subtract</i> mit Übertrag
MUL	$y = a \cdot b$	Multiplikation
MLA	$y = (a \cdot b) + x$	<i>multiply accumulate</i>
AND	$y = a \wedge b$	bitweise AND-Verknüpfung
ORR	$y = a \vee b$	bitweise OR-Verknüpfung
EOR	$y = a \oplus b$	bitweise XOR-Verknüpfung
BIC	$y = a \wedge \bar{b}$	bitweises AND-NOT (<i>bit clear</i>)
MOV	$y = b$	Registerinhalt kopieren
MVN	$y = \bar{b}$	bitweise invertierte Kopie

y : Zielregister, a : erster Operand, b : zweiter Operand

Vergleiche

Befehl	Formel	Beschreibung
CMP	$a - b$	Vergleich
CMN	$a + b$	Vergleich mit Negation
TST	$a \wedge b$	Test
TEQ	$a \oplus b$	<i>test equivalence</i>

Vergleiche setzen automatisch die Flags.

Bedingungen

Suffix/e	Bedingung	Bedeutung
S		Flags setzen
EQ	Z	gleich (<i>equal</i>)
NE	\bar{Z}	ungleich (<i>not equal</i>)
MI	N	negativ (<i>minus</i>)
PL	\bar{N}	positiv (<i>plus</i>)
GE	$NV + \bar{N}\bar{V}$	\geq mit Vorzeichen (<i>greater or equal</i>)
LT	$N\bar{V} + \bar{N}V$	$<$ mit Vorzeichen (<i>less than</i>)
GT	$\bar{Z}NV + Z\bar{N}\bar{V}$	$>$ mit Vorzeichen (<i>greater than</i>)
LE	$N\bar{V} + Z + \bar{N}V$	\leq mit Vorzeichen (<i>less or equal</i>)
HS CS	C	vorzeichenlos \geq (<i>higher or same</i>)
LO CC	\bar{C}	vorzeichenlos $<$ (<i>lower</i>)
HI	$C \cdot \bar{Z}$	vorzeichenlos $>$ (<i>higher</i>)
LS	$\bar{C} + Z$	vorzeichenlos \leq (<i>lower or same</i>)
VS	V	Überlauf (<i>overflow set</i>)
VC	\bar{V}	kein Überlauf (<i>overflow clear</i>)
AL	1	ohne Bedingung (<i>always</i>)
NV	0	reserviert (<i>never</i>)

Sprünge

Befehl	Beschreibung
B	Sprung an Zieladresse (<i>branch</i>)
BL	B mit Rücksprungadresse in $r14/1r$ (<i>branch link</i>)

Barrel-Shifter

Operator	Beschreibung
LSL	logische Linksverschiebung
LSR	logische Rechtsverschiebung
ASR	arithmetische Rechtsverschiebung
ROR	Rechtsrotation
RRX	erweiterte Rechtsrotation

Der Barrel-Shifter agiert jeweils auf dem zweiten Operanden.

Einfacher Speicherzugriff

Befehl/e	Beschreibung
LDR STR SWP	Lese/schreibe/tausche 32-Bit-Wort
LDRB STRB SWPB	Lese/schreibe/tausche Byte
LDRH STRH	Lese/schreibe Halbwort (16 Bit)
LDRSB	Lese Byte mit Vorzeichenerweiterung
LDRSH	Lese Halbwort mit Vorzeichenerweiterung

Operatoren	Bedeutung
$rX, [rY]$	Wert in Register rX , Adresse in Register rY
$rX, [rY, \#Z]$	Basisregister rY , Immediate-Offset Z
$rX, [rY, rZ]$	Basisregister rY , Register-Offset in rZ
$rX, [rY, \#Z]!$	Pre-Inkrement des Basisregisters rY
$rX, [rY, rZ]!$	Pre-Inkrement mit Register-Offset in rZ
$rX, [rY], \#Z$	Post-Inkrement des Basisregisters rY
$rX, [rY], rZ$	Post-Inkrement mit Register-Offset in rZ

Der Barrel-Shifter kann mit Register rZ verwendet werden.

Block Data Transfer

Beschreibung		
LDM	Lese 1–16 Register (<i>load multiple</i>)	
STM	Schreibe 1–16 Register (<i>store multiple</i>)	
Suffix	Bedeutung	auch verwendet bei
IA	<i>increment after</i>	STMEA LDMFD
IB	<i>increment before</i>	STMFA LDMED
DA	<i>decrement after</i>	STMED LDMFA
DB	<i>decrement before</i>	STMFD LDMEA